

PAT-NO: JP360113934A
DOCUMENT-IDENTIFIER: JP 60113934 A
TITLE: SEMICONDUCTOR DEVICE
PUBN-DATE: June 20, 1985

INVENTOR-INFORMATION:

NAME
YAMASHITA, MICHIO
ENOMOTO, MINORU
SATO, KAZUYOSHI
YAMAZAKI, YASUYUKI
NISHIWAKI, NOBUHIRO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI MICRO COMPUT ENG LTD	N/A
HITACHI LTD	N/A
HITACHI COMPUT ENG CORP LTD	N/A

APPL-NO: JP58220667

APPL-DATE: November 25, 1983

INT-CL (IPC): H01L021/60

US-CL-CURRENT: 29/827, 257/E21.506 , 438/FOR.369

ABSTRACT:

PURPOSE: To produce a semiconductor wherein a pellet and an insulating substrate may be separated as necessary by a method wherein bonding pads with low melting point layer are formed respectively on the lower surface of a semiconductor pellet formed of IC etc. and on the upper surface of an insulating substrate fixing pellet thereon to be aligned

and abutted against
each other and then heated to be bonded with each other.

CONSTITUTION: The lower side of a semiconductor pellet 1
formed of IC etc.
is provided with multiple bonding pads 2 and a solder bump
3 containing 5% of
Sn is formed on the surface of both sides pads 2 holding
one pad 2 almost conic
type to be covered with a relatively low melting point
layer 4 made of solder
material containing 60% of Sn. Likewise, the surface of a
ceramic insulating
substrate 5 opposing to the pellet 1 is provided with
another similar number of
bonding pads 7 respectively placed on leads 6 while these
pads 7 and said pads
2 are aligned and abutted against each other to melt and
bond the low melting
point layer 4 by means of heating it at relatively low
temperature of around
180°C.

COPYRIGHT: (C)1985,JPO&Japio

⑫ 公開特許公報(A)

昭60-113934

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)6月20日

H 01 L 21/60

6732-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭58-220667

⑰ 出 願 昭58(1983)11月25日

⑱ 発 明 者 山 下 道 男 小平市上水本町1479番地 日立マイクロコンピュータエンジニアリング株式会社内

⑲ 出 願 人 日立マイクロコンピュータエンジニアリング株式会社 小平市上水本町1479番地

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

\textcircled{21} 出 願 人 日立コンピュータエンジニアリング株式会社 秦野市堀山下1番地

\textcircled{22} 代 理 人 弁理士 高橋 明夫 外1名

最終頁に続く

明 細 書

発明の名称 半導体装置

特許請求の範囲

1. ベレットのボンディングパッド上に形成されているパンプの表面にパンプよりも低融点を有する導体材料からなる低融点層を被着し、このベレットが絶縁基板上に低融点層を介してボンディングされることを特徴とする半導体装置。

2. 低融点の導体材料が、パンプよりわず含有量の多いはんだ材料からなることを特徴とする特許請求の範囲第1項記載の半導体装置。

3. パンプが、低融点層のわず含有量より少ないはんだ材料からなることを特徴とする特許請求の範囲第2項記載の半導体装置。

発明の詳細な説明

〔技術分野〕

本発明は、半導体技術、特に、半導体ベレット(以下、ベレットという。)を絶縁基板上に電気的かつ機械的に接続する技術に関する。

〔背景技術〕

ベレットを絶縁基板上に電気的かつ機械的に接続する技術として、ベレットのボンディングパッドにはんだパンプを形成しておき、このベレットを絶縁基板上にフェイスダウンに整合させはんだパンプを介してボンディングする技術(以下、CCBという。)がある(JIS用語辞典、Ⅱ電気編、321~322頁)。

かかるCCBによって接続されたベレットを絶縁基板から分離させたい場合、機械的外力によりベレットを絶縁基板から強制的に剝離させる方法と、はんだパンプを溶融させた後剝離させる方法とが考えられる。

しかし、機械的外力により剝離させる方法においては、ベレットの電極に障害を与え、かつはんだパンプの破断箇所が一定しないという問題点がある。また、溶融後剝離する方法においては、はんだの残量が一定しないという問題点があることが、本発明者によって明らかにされた。

〔発明の目的〕

本発明の目的は、組立後のベレットの分離が可

能な半導体技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

[発明の概要]

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、次の通りである。

すなわち、パンプに比べて相対的に低融点の導体層をパンプ表面に形成し、パンプを融解させることなく前記低融点導体層を融解させ、ペレットと絶縁基板との脱着を容易にするものである。

[実施例1]

第1図は本発明の一実施例である半導体装置を示す組立前の縦断面図、第2図はその組立後の一部切断正面図、第3図は分離した状態の一部切断正面図である。

本実施例において、この半導体装置は集積回路(図示せず)を形成されたペレット1を備えており、ペレット1には集積回路の電極に相当するボンディングパッド2が複数個形成されている。ボ

ンディングパッド2には、すず(Sn)の含有量が5%のはんだ材料からなるはんだパンプ3がメタルマスク蒸着等の適当な手段によりほぼ切頭円錐形状に形成されている。はんだパンプ3の表面には、Snの含有量60%のはんだ材料からなる相対低融点層4がメタルマスク蒸着等の適当な手段により薄く被着されており、この層4は、はんだパンプ3に比べ180℃という低温度で溶融するようになっている(はんだパンプ3は融解点300℃)。

一方、アルミナセラミック基板等からなる絶縁基板5上には導体からなるリード6がパターン形成されるとともに、そのリード6にはボンディングパッド7がペレット1のボンディングパッド2に対応するように複数形成されている。このパッド7にもはんだパンプ8が前記のように形成され、このパンプ8の表面にも相対低融点層9が前記のように被着されている。リード6の他端部には、絶縁基板5に立設されているアキシャルピン10がそれぞれ電気的に接続されている。

組立の際、ペレット1は絶縁基板5に、互いのはんだパンプ3と8とを整合させて位置決めされ、この状態で、180℃の比較的低温度で加熱される。この加熱により、両はんだパンプ3と8との表面に被着された相対低融点層4と9とが溶融して、第2図に示されるように一体化し接続部11を形成する。このとき、本体であるはんだパンプ3と8とは300℃という高融点を有するため溶融一体化するに至らないでいる。したがって、ペレット1は絶縁基板5に低融点接続部11により機械的に接続され、かつこの接続部11およびはんだパンプ3、8を介して電気的に接続される。

この状態において、半導体装置についての特性テストが実施され、故障が発見される等によりペレット1と絶縁基板5とを分離したい場合が生ずる。

このような場合、180℃の低温度に加熱した後、ペレット1を絶縁基板5から引き離す。このような低温度では、低融点接続部11のみが溶融し、はんだパンプ3と8とは溶融しないため、ペ

レット1と絶縁基板5とは、第3図に示されるように、はんだパンプ3、8の表面に相対低融点層4と9とを再度形成するような状態で、互いに分離することになる。したがって、分離した後の状態は、第1図に示されている組立前の状態と殆ど変わらず、再組立はペレット1、絶縁基板5のいずれも当初組立と同様に行うことが可能である。

なお、分離が必要のない場合には、さらに高温加熱してはんだパンプ3、8を溶融一体化してもよいが、第2図に示されているような低融点接続部11による機械的接続状態のままでも機能上支障はない。第2図に示されているように、接続部が鼓形状の柱体をなしていると、ペレット1と絶縁基板5との熱膨張係数差による歪が吸収できるため、強度上有利である。

[実施例2]

第4図～第6図は本発明の他の実施例を示すものである。

本実施例が前記実施例と異なる点は、いわゆるマルチチップタイプの半導体装置に適用され、複

数のペレット1が一枚の絶縁基板であるマザーボード5Aに搭載されている点、およびマザーボード5Aには高融点はんだバンプが形成されてなく、低融点のはんだのみが形成されている点である。

本実施例において、一度組み立てたペレット1をマザーボード5Aから分離させた場合、第6図に示されるように、マザーボード5Aのボンディングパッド7上にはんだが殆ど残らないから、新規のペレット1を再度組み付けるのに全く支障は生じない。

マルチチップタイプの半導体装置において、複数個のうち1個のペレットの不良により、全体を不良として処理してしまうことは甚大な損害になるため、不良のペレットを交換することが要求される。そこで、本実施例を利用すれば、ペレットのマザーボードからの分離が簡単であり、かつマザーボードのボンディングパッドが適正な状態にあれば、ペレットの交換作業が簡単かつ正確に実現できる。従って、障害が最小限に抑制できるとともに、信頼性も確保できる。

差による歪が吸収できるため、強度が向上できる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、バンプは、はんだ材料で形成するに限らず、銅(Cu)やニッケル(Ni)等により形成してもよい。

相対低融点層は、Sn含有量の多いはんだ材料により形成するに限らず、要はバンプよりも低い温度で溶融するように設定すればよい。

また、実施例2のマザーボードに高融点はんだバンプが形成されてなく、低融点のはんだのみを形成する方法は、実施例1のシングルチップの場合にももちろん利用できる。

図面の簡単な説明

第1図は本発明の一実施例を示す組立前の縦断面図、

第2図はその組立後の一部切断正面図、

〔効果〕

- (1). バンプの表面に形成された相対低融点層のみを絶縁基板上にバンプを融解させることなく、低温度で溶着させることができるため、ペレットを絶縁基板から容易に分離させることが可能である。
- (2). 相対低融点層において分離させることにより、バンプおよびボンディングパッドを組立前の状態にほぼ維持できるため、再組立が容易かつ適正に行える。
- (3). 再組立が可能であることにより、不良ペレットが交換できるため、損害が最小限に抑制でき、かつ信頼性も向上できる。
- (4). はんだバンプよりも低融点を有する導体材料としてSn含有量の多いはんだ材料を使用することにより、はんだバンプに接着性のよい相対低融点層が形成できるとともに、ボンディングパッドによく親和させることができ、しかも、コスト増が抑制できる。
- (5). 相対低融点層の溶着後、鼓形状の柱体を維持することにより、ペレットと絶縁基板との熱膨張

第3図は分離した状態の一部切断正面図、

第4図は本発明の他の実施例を示す組立前の縦断面図、

第5図はその組立後の一部切断正面図、

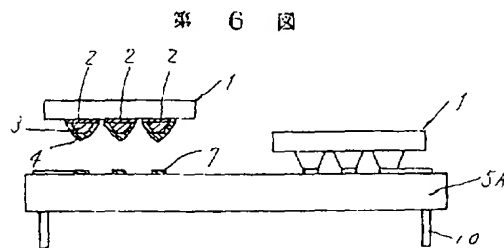
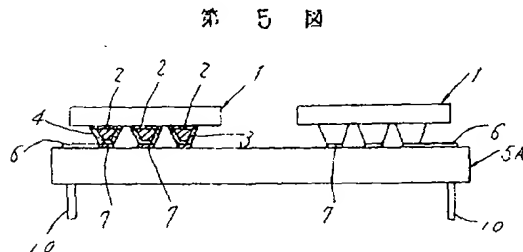
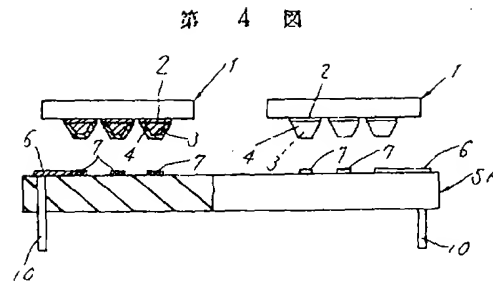
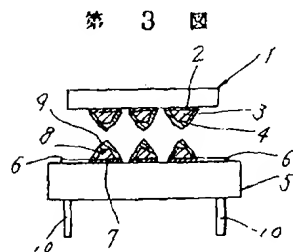
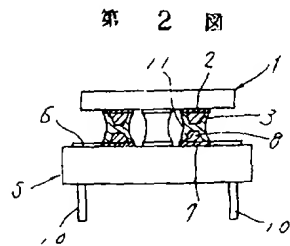
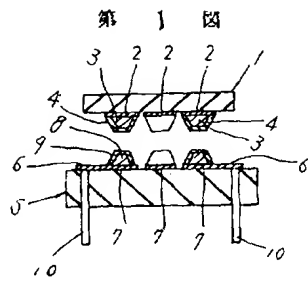
第6図は分離した状態の一部切断正面図である。

1・・・ペレット、2・・・ボンディングパッド、3・・・バンプ、4・・・相対低融点層、5・・・絶縁基板、6・・・リード、7・・・ボンディングパッド、8・・・バンプ、9・・・相対低融点層、10・・・アキシアルピン、11・・・接続部。

代理人 弁理士

高橋明





第1頁の続き

⑫発明者	榎本	実	小平市上水本町1450番地 株式会社日立製作所デバイス開発センタ内
⑬発明者	佐藤	和善	小平市上水本町1450番地 株式会社日立製作所デバイス開発センタ内
⑭発明者	山崎	康行	小平市上水本町1450番地 株式会社日立製作所デバイス開発センタ内
⑮発明者	西脇	伸宏	泰野市堀山下1番地 日立コンピュータエンジニアリング株式会社内